

【特許請求の範囲】

【請求項1】 電子回路を搭載した複数のパッケージがそれぞれ所定のコネクタを介して脱着自在に装置本体に搭載され、少なくとも1つの監視用パッケージが他の監視対象パッケージの状態を監視する電子回路監視装置において、

前記監視用パッケージが監視する単一の信号線に複数種類の信号を互いに異なるタイミングで選択的に出力する信号選択手段を、前記監視対象パッケージに搭載したことを特徴とする電子回路監視装置。

【請求項2】 請求項1の電子回路監視装置において、前記信号選択手段が、監視対象パッケージの実装の有無に関する第1の信号とその電源異常に関する第2の信号とを選択することを特徴とする電子回路監視装置。

【請求項3】 請求項1の電子回路監視装置において、前記信号選択手段が、監視用パッケージと監視対象パッケージとが共通に使用するクロック信号に同期して複数種類の信号を選択することを特徴とする電子回路監視装置。

【請求項4】 請求項3の電子回路監視装置において、前記クロック信号が高レベルの時に信号をサンプリングする第1のサンプリング回路と、前記クロック信号が低レベルの時に信号をサンプリングする第2のサンプリング回路とを前記監視用パッケージに設けたことを特徴とする電子回路監視装置。

【請求項5】 請求項1の電子回路監視装置において、監視用パッケージの監視する信号線に接続された出力回路とブルダウン抵抗器とを監視対象パッケージに設けたことを特徴とする電子回路監視装置。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は、脱着自在に構成された電子回路の実装状態や電源異常などの検出に利用される電子回路監視装置に関する。

【0002】

【従来の技術】 比較的規模の大きい電子装置は、ユニット化された複数の電子回路で構成される。また、電子回路を搭載したプリント基板は、コネクタにより装置に対して脱着自在に構成される場合が多い。この種の脱着自在な電子回路は、一般にパッケージと呼ばれている。

【0003】 複数のパッケージを用いて電子装置を構成する場合には、電子装置の自己診断のために監視機能を備えるパッケージが搭載される場合が多い。通常、監視を行うパッケージには、少なくとも他のパッケージのそれぞれについて、実装状態と電源異常の有無とを監視する機能が要求される。従って、監視を行うパッケージには、監視対象のパッケージのそれぞれについて、実装状態を検出するための信号と電源異常を検出するための信号とを入力する必要がある。これらの信号は、コネクタの端子を介して監視用のパッケージに入力される。

【0004】

【発明が解決しようとする課題】 一般に、パッケージが装着される各コネクタの端子数は規格などによって予め決定される場合が多い。従って、電子装置に搭載されるパッケージの数が増えると、監視対象の全てのパッケージからの信号を1つの監視用パッケージに入力できない。

【0005】 例えば、コネクタの端子のうち監視用の信号に割り当て可能な端子数が50の場合には、監視対象のパッケージ数が25以下であれば問題はないが、監視対象のパッケージ数が25を超えると全ての信号を監視用のパッケージに入力できない。このため、監視対象のパッケージ数が増えると、複数の監視用パッケージを搭載したり、コネクタの端子数の変更の必要性が生じる。従って大幅に装置コストが増大する。また、監視用パッケージを複数にする場合にはパッケージ間で情報伝送が必要になり、リアルタイムの監視が困難になる。

【0006】 本発明は、上記のような電子回路監視装置において、比較的端子数の少ないコネクタを用いる場合であっても、複数の監視用パッケージを搭載することなくより多くのパッケージの監視を可能にすることを目的とする。

【0007】

【課題を解決するための手段】 請求項1は、電子回路を搭載した複数のパッケージがそれぞれ所定のコネクタを介して脱着自在に装置本体に搭載され、少なくとも1つの監視用パッケージが他の監視対象パッケージの状態を監視する電子回路監視装置において、前記監視用パッケージが監視する単一の信号線に複数種類の信号を互いに異なるタイミングで選択的に出力する信号選択手段を、前記監視対象パッケージに搭載したことを特徴とする。

【0008】 請求項2は、請求項1の電子回路監視装置において、前記信号選択手段が、監視対象パッケージの実装の有無に関する第1の信号とその電源異常に関する第2の信号とを選択することを特徴とする。請求項3は、請求項1の電子回路監視装置において、前記信号選択手段が、監視用パッケージと監視対象パッケージとが共通に使用するクロック信号に同期して複数種類の信号を選択することを特徴とする。

【0009】 請求項4は、請求項3の電子回路監視装置において、前記クロック信号が高レベルの時に信号をサンプリングする第1のサンプリング回路と、前記クロック信号が低レベルの時に信号をサンプリングする第2のサンプリング回路とを前記監視用パッケージに設けたことを特徴とする。請求項5は、請求項1の電子回路監視装置において、監視用パッケージの監視する信号線に接続された出力回路とブルダウン抵抗器とを監視対象パッケージに設けたことを特徴とする。

【0010】（作用）

（請求項1）監視対象パッケージに搭載された信号選択

手段は、監視用パッケージが監視する単一の信号線に複数種類の信号を互いに異なるタイミングで選択的に出力する。従って、例えば1つの監視対象パッケージについて2種類の信号を監視する必要がある場合でも、単一の信号線だけで1つのパッケージを監視できる。

【0011】例えば、コネクタの端子のうち監視用の信号に割り当て可能な端子数が50の場合には、監視対象のパッケージ数が50以下であれば全てのパッケージを監視できる。

(請求項2) 信号選択手段は、前記第1の信号と第2の信号とを選択する。第1の信号は監視対象パッケージの実装の有無を示し、第2の信号はパッケージの電源異常の有無を示す。第1の信号及び第2の信号は、いずれも通常は変化しない静的な信号なので、それらを例えば一定の周期で交互に選択的に出力しても情報の欠落などの問題が生じる心配はない。パッケージの監視機能については、実装の有無と電源異常の有無との2つの状態が識別できれば十分である。

【0012】(請求項3) 一般に、ディジタル回路においては周期が一定のクロック信号を入力し、それに同期して動作する。この発明では、監視用パッケージと監視対象パッケージとが共通に使用するクロック信号を利用して信号選択手段が複数種類の信号を選択する。

【0013】従って、共通に使用するクロック信号を利用して、監視用パッケージと監視対象パッケージとで同期を取ることができる。つまり、監視用パッケージにおいては、監視対象パッケージの信号選択手段から出力される信号をクロック信号に同期してサンプリングすれば、入力される信号から複数の信号をそれぞれ取り出すことができる。

【0014】(請求項4) 監視用パッケージの第1のサンプリング回路は、監視対象パッケージが出力する信号を、クロック信号が高レベルの時にサンプリングする。監視用パッケージの第2のサンプリング回路は、監視対象パッケージが出力する信号を、クロック信号が低レベルの時にサンプリングする。第1のサンプリング回路及び第2のサンプリング回路は、1系統の信号線から互いに種類の異なる信号をそれぞれ抽出できる。

【0015】(請求項5) 出力回路及びブルダウン抵抗器は、それを搭載した監視対象パッケージの実装の有無の識別に役立つ。

【0016】

【発明の実施の形態】本発明の実施の形態について、図1～図4を参照して説明する。この形態は全ての請求項に対応する。

【0017】図1はこの形態の電子回路監視装置を組み込んだ装置の主要部を示す斜視図である。図2は図1の監視パッケージ10及び監視対象パッケージ20の内部構成を示すブロック図である。図3は図2の検出回路12の内部構成を示すブロック図である。図4は信号SG

1のサンプリングのタイミング及びサンプリングの結果を示すタイムチャートである。

【0018】この形態では、請求項1の監視用パッケージ、監視対象パッケージ及び信号選択手段は、それぞれ監視パッケージ10、監視対象パッケージ20及びANDゲート22に対応する。また、請求項4の第1のサンプリング回路及び第2のサンプリング回路は、それぞれDフリップフロップ121及びDフリップフロップ122に対応する。請求項5の出力回路及びブルダウン抵抗器は、それぞれANDゲート22及びブルダウン抵抗器23に対応する。

【0019】比較的複雑な構成の電子装置の内部は、例えば図1のように構成されている。すなわち、プリント基板によって構成されるマザーボード31に多数のコネクタ32が取り付けられている。複数のコネクタ32の電極は、マザーボード31上の配線により必要に応じて互いに電気的に接続される。マザーボード31には1枚の監視パッケージ10及び多数の監視対象パッケージ20(1)、20(2)、20(3)、・・・が、それぞれコネクタ32を介して装着されている。従って、監視パッケージ10及び監視対象パッケージ20(1)、20(2)、20(3)、・・・は脱着自在である。また、監視パッケージ10及び監視対象パッケージ20(1)、20(2)、20(3)、・・・は、それらの基部に端子33として設けられた電極及びコネクタ32を介して各パッケージ内の回路とマザーボード31とが接続される。

【0020】この例では、1つの監視パッケージ10が多数の監視対象パッケージ20(1)、20(2)、20(3)、・・・のそれぞれを監視するように構成してある。監視のために、監視対象パッケージ20(1)、20(2)、20(3)、・・・のそれぞれの端子33は、一部分がコネクタ32及びマザーボード31を介して監視パッケージ10の端子33と接続されている。

【0021】この例では、各々の監視対象パッケージ20と監視パッケージ10とが図2に示すように接続されている。なお、図2においては監視の機能と無関係な部分は省略してある。図2を参照すると、監視パッケージ10にはパッケージ通信回路11、検出回路12、バッファ13、ブルアップ抵抗器14及びバッファ15が備わっている。また、監視対象パッケージ20にはパッケージ通信回路21、ANDゲート22、ブルダウン抵抗器23及びバッファ24が備わっている。

【0022】図2の例では、監視パッケージ10の信号線41、42、43及び44と、監視対象パッケージ20の信号線51、52、53及び54とが互いに接続されている。また、監視パッケージ10のパッケージ通信回路11と監視対象パッケージ20のパッケージ通信回路21とは互いにデータ通信できるように3本の信号線41～43(51～53)で互いに接続されている。

【0023】信号線41には、双方向に伝送されるデー

タ信号が現れる。信号線42は、パッケージ通信回路11がパッケージ通信回路21を制御するために利用される。信号線43には、伝送するデータ信号の同期に必要な周期が一定のクロック信号SG2が現れる。クロック信号SG2は、パッケージ通信回路11から出力される。

【0024】監視パッケージ10の信号線41及び信号線42には、多数の監視対象パッケージ20(1)、20(2)、20(3)、・・・のそれぞれの信号線51及び52を並列に接続できる。また、信号線43に現れるクロック信号SG2は、全てのパッケージで共通に利用できる。この例では、監視対象パッケージ20の実装の有無を示す信号と電源異常の有無を示す信号とを選択した結果が信号線44に現れるように構成してある。監視パッケージ10の信号線44に現れる信号の状態は、監視対象パッケージ20の信号線54に現れる信号によって決定される。

【0025】この例では、監視対象パッケージ20に設けたANDゲート22が多重化した信号を生成する。ANDゲート22の一方の入力端子は、電源端子(+5V)と接続され高レベル(H)にプルアップされている。ANDゲート22のもう一方の入力端子は信号線53と接続されている。ANDゲート22の出力端子が信号線54と接続されている。また、一端が接地されたブルダウン抵抗器23の他端が信号線54と接続されている。

【0026】監視対象パッケージ20がコネクタ32を介してマザーボード31に実装されると、図2のように監視対象パッケージ20の信号線54と監視パッケージ10の信号線44とが接続される。監視対象パッケージ20が実装された状態で、監視対象パッケージ20の電源(+5V)に異常がなければ、信号線53に現れるクロック信号が高レベルの時には信号線54、44が高レベル(H)になり、信号線53に現れるクロック信号が低レベルの時には信号線54、44が低レベルになる。

【0027】一方、監視対象パッケージ20が実装されていない場合には、監視パッケージ10の信号線44は高レベルになる。また、監視対象パッケージ20が実装された状態であっても、監視対象パッケージ20の電源電圧(+5V)が異常に低下していると、信号線54が常に低レベルになるので、監視パッケージ10の信号線44も低レベル(L)になる。

【0028】監視パッケージ10に設けた検出回路12は、信号線44の信号レベルをバッファ13を介して信号SG1として入力する。そして、検出回路12はクロック信号SG2に同期して信号SG1のレベルをサンプリングする。図3に示すように、検出回路12はDフリップフロップ121、122、インバータ123、バッファ124及び125で構成されている。なお、図3に示す各端子の丸印は負論理の信号(低レベルでアクティブになる)を扱うことを意味している。

【0029】信号SG1は、2つのDフリップフロップ121、122の入力端子(データ端子)に共通に印加される。クロック信号SG2は、Dフリップフロップ121の入力端子(クロック用の端子)にはそのまま印加され、Dフリップフロップ122の入力端子にはインバータ123で反転されて入力される。従って、Dフリップフロップ121は、クロック信号SG2が低レベルから高レベルに切り替わるタイミングで信号SG1をサンプリングする。Dフリップフロップ121がサンプリングした信号は、その出力端子(Q)から出力され、バッファ124を介して信号SG3として出力される。バッファ124に印加する制御信号SG6を制御することにより、信号SG3の出力を禁止することもできる。

【0030】同様に、Dフリップフロップ122は、クロック信号SG2が高レベルから低レベルに切り替わるタイミングで信号SG1をサンプリングする。Dフリップフロップ122がサンプリングした信号は、その出力端子(Q)から出力され、バッファ125を介して信号SG4として出力される。バッファ125に印加する制御信号SG7を制御することにより、信号SG4の出力を禁止することもできる。

【0031】従って、クロック信号SG2が低レベルから高レベルに切り替わるタイミングにおける信号SG1のレベルが信号SG3として出力され、クロック信号SG2が高レベルから低レベルに切り替わるタイミングにおける信号SG1のレベルが信号SG4として出力される。図2のように監視対象パッケージ20が実装され、しかも監視対象パッケージ20の電源電圧が正常な場合には、信号SG1及びクロック信号SG2の波形は図4のようになる。図4の例では、各部における信号の遅延によって、信号SG1のタイミングがクロック信号SG2よりも時間Tdだけ遅延する場合を想定している。

【0032】図4の例では、クロック信号SG2が低レベル(L)から高レベル(H)に切り替わるタイミングで信号SG1をサンプリングすると、常に低レベル(L)が得られる。また、クロック信号SG2が高レベルから低レベルに切り替わるタイミングで信号SG1をサンプリングすると、常に高レベル(H)が得られる。実際には、検出回路12が出力する信号SG3及びSG4のレベルの組み合わせにより、次のように監視対象パッケージ20の2種類の状態を識別できる。

【0033】

SG3がL、SG4がHの場合：実装有り、電源正常
SG3がL、SG4がLの場合：実装有り、電源異常
SG3がH、SG4がHの場合：実装なし、電源不明
信号SG3、SG4の状態はマイクロコンピュータなどの論理回路で2値的に読み取ることができる。

【0034】図2においては1つの監視対象パッケージ20を監視パッケージ10に接続した状態を示しているが、図1のように多数の監視対象パッケージ20を監視

パッケージ10で監視する場合には、接続された監視対象パッケージ20の数と同じ数だけ検出回路12が用意される。信号線44はそれぞれの監視対象パッケージ20に対して1つずつ設けられるが、信号線43には全ての監視対象パッケージ20を共通に接続できる。

【0035】なお、この形態では各パッケージについて実装状態と電源異常との2種類の状態だけを監視する場合を説明したが、同様に1つの信号線に3種類以上の信号を互いに異なるタイミングで順次に出力することにより3種類以上の状態を監視することも可能である。

【0036】

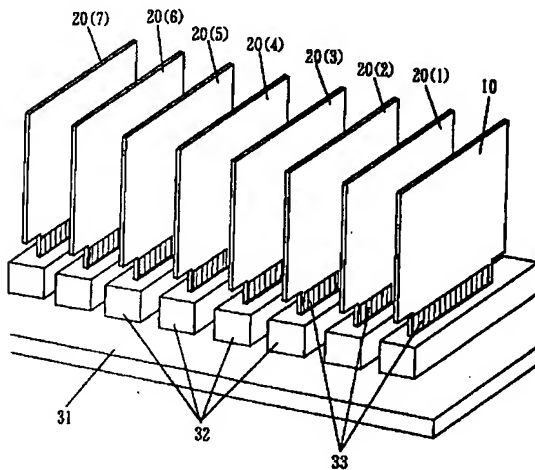
【発明の効果】本発明によれば、1つの監視対象パッケージについて複数種類の信号を監視する場合でも、単一の信号線だけで1つのパッケージを監視できるので、1つの監視用パッケージで監視可能なパッケージの数が増える。コネクタの端子数を増やす必要がない。

【0037】また、監視用パッケージと監視対象パッケージとが共通に使用するクロック信号を利用して複数種類の信号を選択することにより、監視用パッケージと監視対象パッケージとで同期を取ることができる。更に、監視用パッケージに第1のサンプリング回路及び第2のサンプリング回路を設けることにより、1系統の信号線の信号から互いに種類の異なる信号をそれぞれ抽出できる。

【図面の簡単な説明】

【図1】実施の形態の電子回路監視装置を組み込んだ装

【図1】



置の主要部を示す斜視図である。

【図2】図1の監視パッケージ10及び監視対象パッケージ20の内部構成を示すブロック図である。

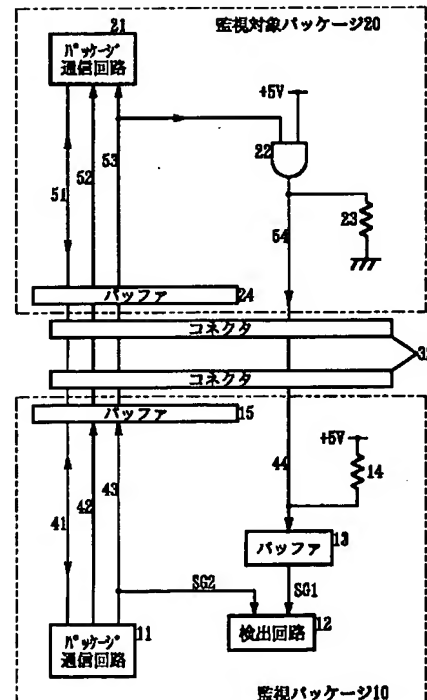
【図3】図2の検出回路12の内部構成を示すブロック図である。

【図4】信号SG1のサンプリングのタイミング及びサンプリングの結果を示すタイムチャートである。

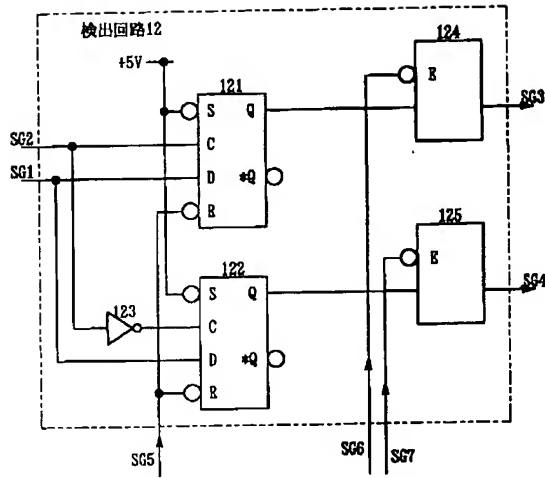
【符号の説明】

- 10 監視パッケージ
- 11 パッケージ通信回路
- 12 検出回路
- 13 バッファ
- 14 ブルアップ抵抗器
- 15 バッファ
- 20 監視対象パッケージ
- 21 パッケージ通信回路
- 22 ANDゲート
- 23 ブルダウン抵抗器
- 24 バッファ
- 31 マザーボード
- 32 コネクタ
- 33 端子
- 41~44, 51~54 信号線
- 121, 122 Dフリップフロップ
- 123 インバータ
- 124, 125 バッファ

【図2】



【図3】



S : データセット用制御信号の入力端子
 C : クロック信号の入力端子
 D : データ信号の入力端子
 R : リセット用制御信号の入力端子
 Q, *Q : データ用出力端子
 E : 出力許可制御信号の入力端子

【図4】

